描述

AT8837为摄像机、智能门锁、玩具等低电压应用或电池供电产品提供一种集成的电机驱动器解决方案。AT8837可以驱动一个直流有刷电机或螺线管等感性负载，提供高达1A的驱动电流。该器件工作电源电压范围为2.7-12V，包含过流、短路、过温、欠压锁定等完备的保护功能。

AT8837具有一个PWM (IN1/IN2)输入接口。

AT8837提供一种带有裸露焊盘的DFN-8 (2mm*2mm)封装，且是无铅产品，满足环保要求。

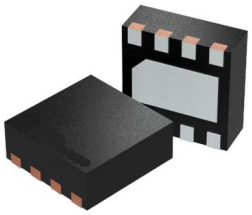
特点

- 独立的H桥驱动电路
- 驱动一个直流有刷电机或其它感性负载
- 低$R_{DS(ON)}$电阻，1.05Ω（HS+LS）
- 1A连续驱动输出
- 宽电压供电范围，2.7-12V
- nSLEEP引脚控制的低功耗休眠模式
- 过流保护
- 过温关断电路
- 短路保护
- 欠压锁定保护

应用

- 摄像机
- 消费类产品
- 玩具
- 机器人
- 智能门锁

封装形式

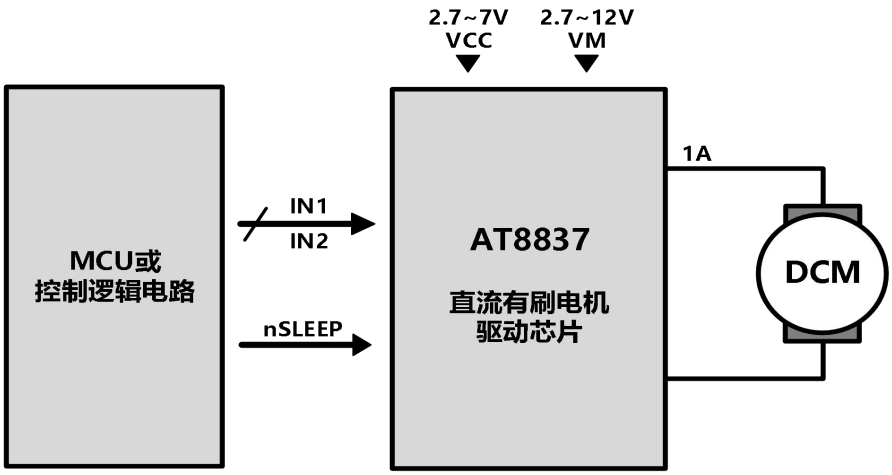


DFN-8 with PAD

型号选择

订货型号	封装	包装
AT8837	DFN2*2-8	编带，3000颗/盘

典型应用原理图



版本更新记录

日期	版本	内容
2018.04	V1.0	初始版本
2018.09	V1.1	电源电压下限更正
2018.12	V1.2	电源滤波电容耐压值修正
2020.03	V1.3	1. 修正电源电压上限； 2. 增加包装信息； 3. 增加热阻参数； 4. 增加测试波形和导通阻抗的温度特性表
2020.09	V1.4	修正封装 POD 尺寸

电路工作极限 at T_A = 25°C

参数	符号	条件	范围	单位
电机电源电压	VM		-0.3 – 15	V
持续输出电流	I_{OUT}		±1	A
瞬间峰值电流	I_{PEAK}	内部限制	>1.5	A
逻辑电源电压	VCC		-0.3 to 7	V
逻辑输入电压	V_{IN}		-0.5 to VCC	V
工作环境温度	T_A		-40 to 85	°C
最大结温	$T_{J(max)}$		150	°C
储藏温度	T_{STG}		-55 to 150	°C

热阻特性 at Ta = 25°C

热计量	DFN	单位
	8PINS	
θ_{JA} - 硅核到环境的热阻系数(*)	50	°C/W

(*)自然对流条件下硅核到环境的热阻系数是通过在 JESD51-7 中所指定的 JEDEC 标准高 K 值电路板上进行实际测试获得，环境条件如 JESD51-2a 中所述。

推荐工作条件 at T_A = 25°C

参数	符号	最小	典型	最大	单位
电机电源电压	VM	2.7	-	12	V
逻辑电源电压	VCC	2.7	-	5.25	V
连续输出电流	I_{OUT}	0	-	0.8	A
输入 PWM 频率	f_{PWM}	0	-	250	kHz

(1) 所有电压值均是以地端口为电势零点。

(2) 芯片大电流工作时，做好芯片散热。

(3) 芯片工作在超过推荐工作条件时，其工作性能是不受保证的。

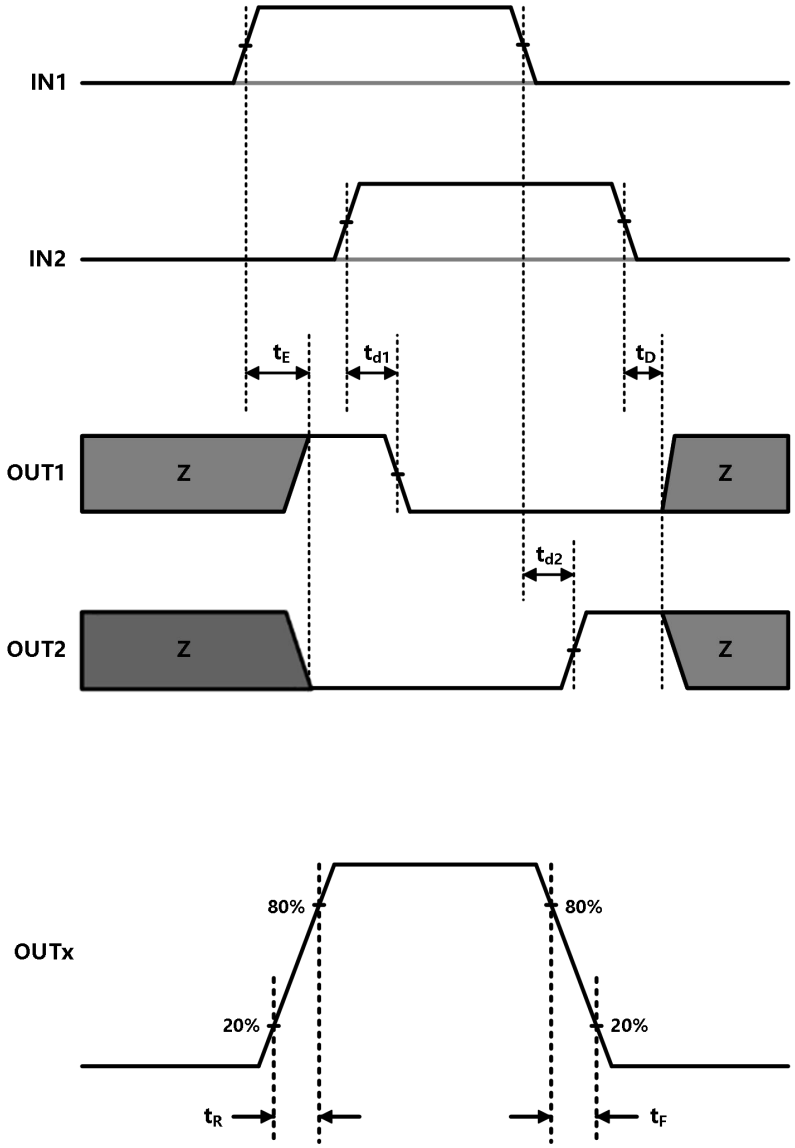
(4) 芯片工作在超过电路工作极限时，或将对器件造成永久性伤害。

(5) 芯片长时间置于超过电路工作极限时，或将影响器件可靠性。

电气特性 at T_A = 25°C, VM= 5 V, VCC = 3.3 V

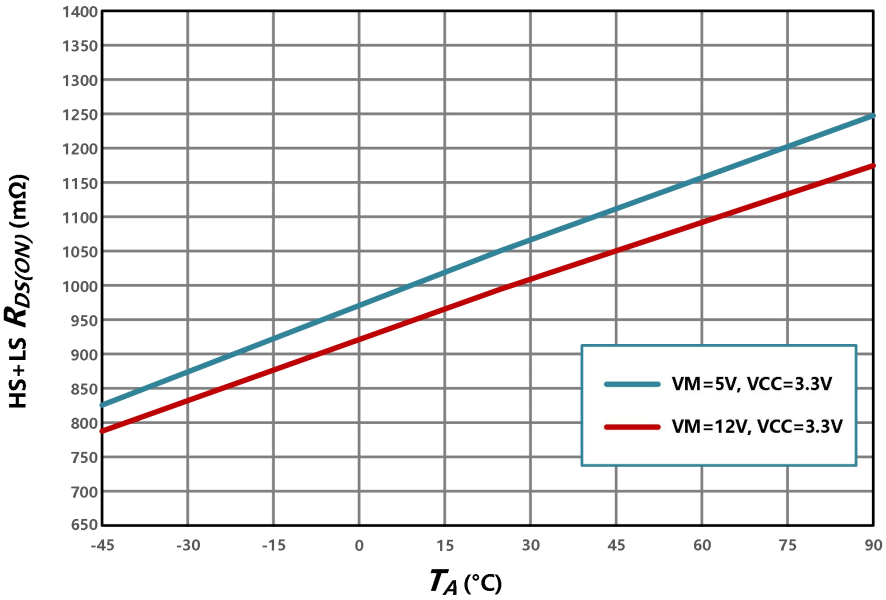
参数		测试条件	最小	典型	最大	单位
电源供电						
I_{VM}	VM 静态工作电流			0.3	0.8	mA
I_{VMQ}	VM 休眠电流	nSLEEP = 0		50	100	nA
I_{VCC}	VCC 静态工作电流			0.8	1.5	mA
I_{VCCQ}	VCC 休眠工作电流	nSLEEP = 0		0.3	1	uA
逻辑输入						
V_{IL}	逻辑输入低电压				0.8	V
V_{IH}	逻辑输入高电压		2.0			V
V_{HYS}	逻辑输入迟滞			0.24		V
I_{IL}	逻辑输入电流_低电平	V_{IN} = 0			1	uA
I_{IH}	逻辑输入电流_高电平	IN1，IN2		30		uA
		nSLEEP		30		uA
R_{PD}	输入内部下拉电阻	nSLEEP		100		KΩ
		IN1，IN2		100		KΩ
H 桥 FETs						
$R_{DS(ON)}$	高侧 FET 导通电阻	I_O = 200mA		700		mΩ
	低侧 FET 导通电阻	I_O = 200mA		350		
I_{OFF}	输出关断漏电流		-1		1	uA
保护电路						
I_{OCP}	过流保护阈值		1.2	1.35		A
t_{DEG}	OCP 防抖动延时			3		us
T_{RETRY}	OCP 重启时间			1.3		ms
T_{TSD}	过温阈值	芯片内部结温	150	160	180	℃
V_{UVLO}	VCC 欠压锁定值	VCC 上升		2.6		V
$V_{UVLO\,HYS}$	VCC 欠压迟滞			100		mV
休眠状态						
t_{WAKE}	休眠唤醒时间	拉高 nSLEEP 到 H 桥导通		35		us
时序要求						

t_E	输出使能时间	Output enable time		325	500	ns
t_D	输出关断时间	Output disable time		200	500	ns
t_{d1}	输入变化到输出低延时	Delay time，IN2 high to OUT1 low		300	500	ns
t_{d2}	输入变化到输出高延时	Delay time，IN1 low to OUT2 high		400	500	ns
t_R	上升时间	22Ω to GND, 20% to 80%		20	180	ns
t_F	下降时间	22Ω to GND, 80% to 20%		5	180	ns
t_{DEAD}	死区时间			205		ns

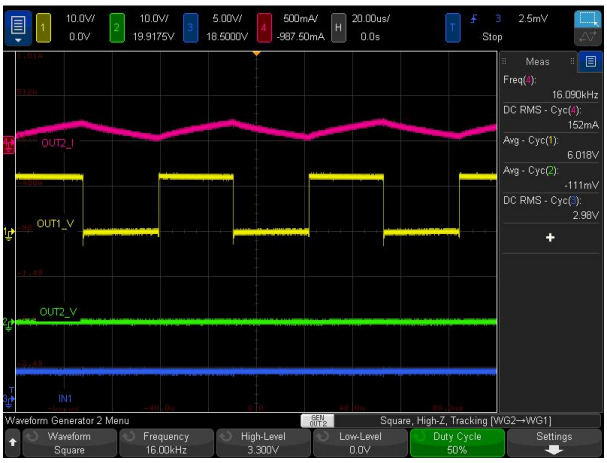


时间参数图

典型工作特性曲线



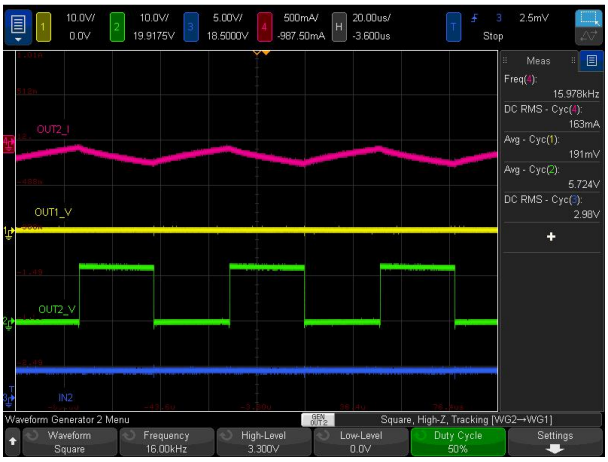
＊ 该图表通过特性数据进行生成



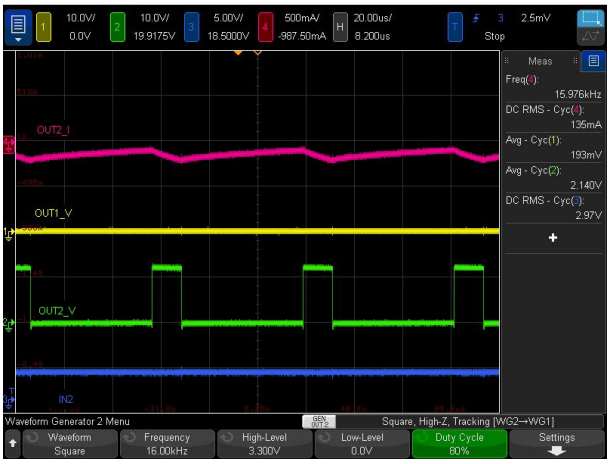
50%占空比，正向



20%占空比，正向



50%占空比，反向

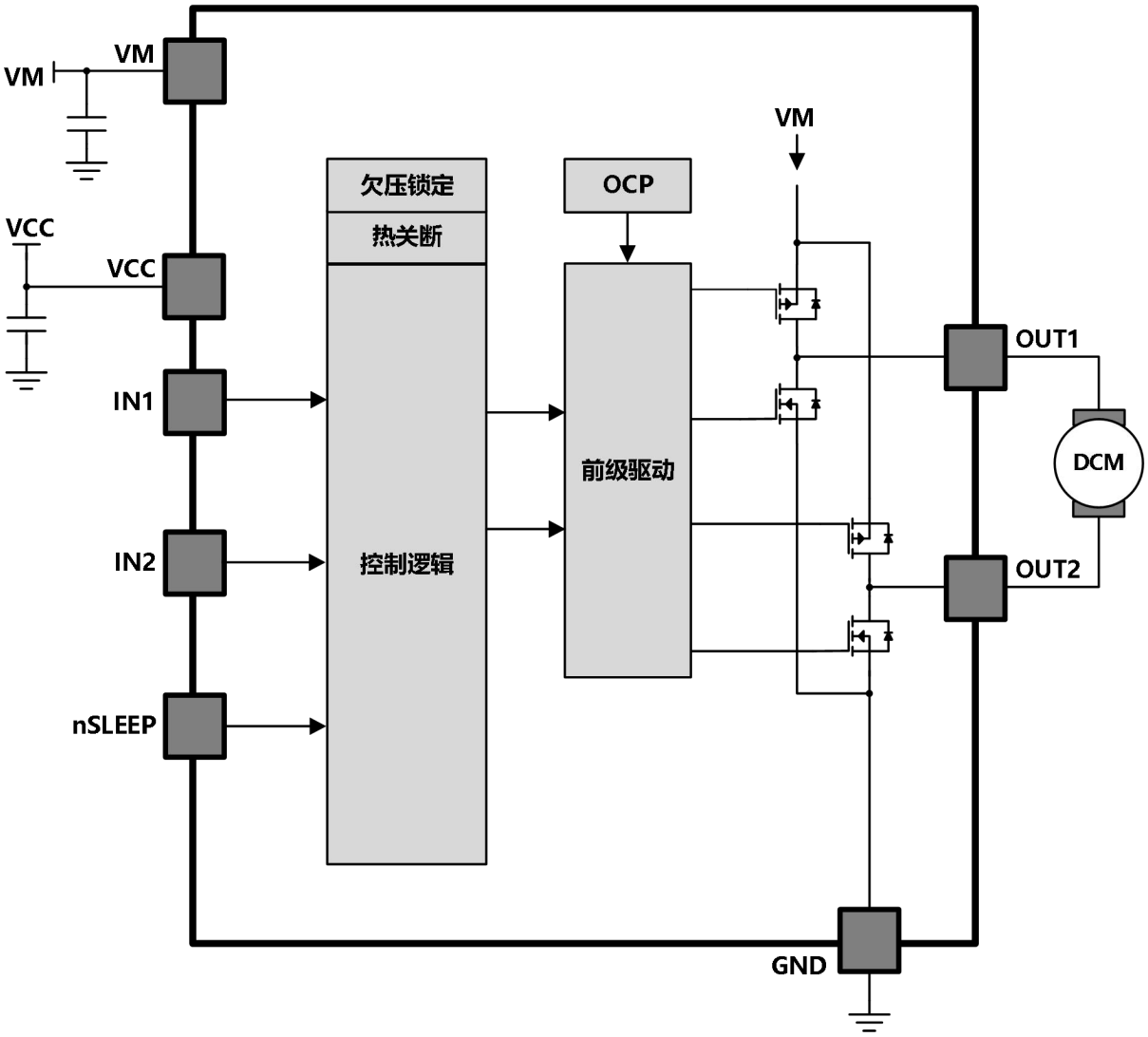


20%占空比，反向

模块功能描述

AT8837 为单个有刷直流电机或螺线管等感性负载提供集成的驱动解决方案。芯片内部集成 H 桥功率输出模块，提供 1A 的峰值电流输出。AT8837 正常工作电压范围为 2.7~12V。通过拉低 nSLEEP 脚，AT8837 可实现低功耗休眠模式。

该芯片集成了功率管及其控制电路，减少了外围器件数量，具有过流，短路，过温、欠压锁定等完备的保护功能。



功能框图

H 桥控制逻辑

输入管脚 IN1、IN2 控制 H 桥的使能及电流方向，下表显示了彼此间的逻辑关系。

nSLEEP	IN1	IN2	OUT1	OUT2	功能（直流电机）
0	X	X	Z	Z	休眠
1	0	0	Z	Z	滑行
1	0	1	L	H	反转
1	1	0	H	L	正转
1	1	1	L	L	刹车

H 桥控制逻辑表

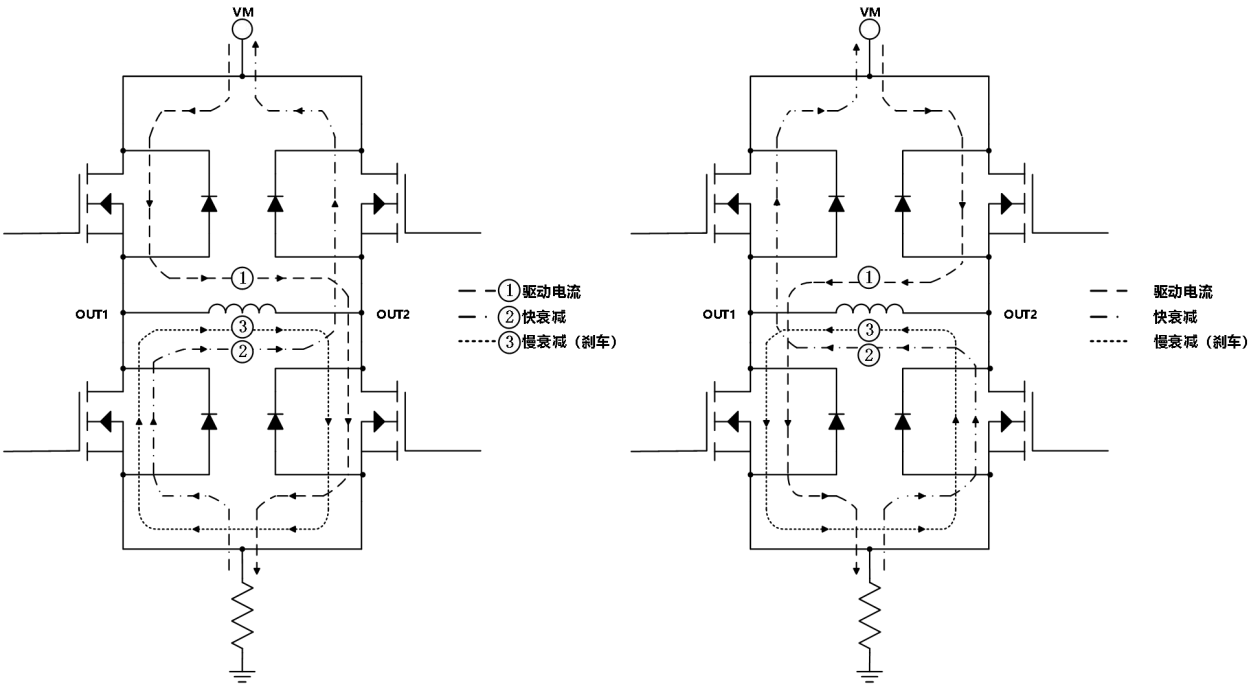
逻辑输入也可以使用 PWM 控制来达到调速功能。当用 PWM 波控制一个线圈时，当驱动电流中断，由于电机的电感特性要求电机线圈续流。为了操作让电机线圈续流，H 桥可以工作在两种不同的状态，快衰减或慢衰减。在快衰减模式中，H 桥关断，续流电流流经体二极管；在慢衰减模式中，电机的线圈两端是短路的。

当 PWM 控制用于快衰减模式中，PWM 信号控制一个 INx 管脚，而另一个管脚维持低电平；当用于慢衰减中，其中一个管脚维持高电平。

IN1	IN2	功能
PWM	0	正转 PWM，快衰减
1	PWM	正转 PWM，慢衰减
0	PWM	反转 PWM，快衰减
PWM	1	反转 PWM，慢衰减

PWM 控制电机速度

下图显示了在不同驱动和衰减模式下的电流路径。



正向驱动　　反向驱动

驱动与衰减模式

过流保护(OCP)

在每一个 FET 上都有一个电流检测电路，当电流超过设定阈值，且持续时间超过了 OCP 防抖动时间 t_{DEG} 时，H 桥内所有 FET 关断。在经过一个过流重启 t_{RETRY} 的时间后，H 桥将再次打开，如果过流解除，H 桥恢复正常工作；如果过流仍然存在，重复前述动作。

H 桥上管和下管的过流如对地短路，对 VM 短路，和输出之间短路，都会触发过流保护。

过温保护(TSD)

如果结温超过安全阈值，H 桥内所有 FET 都将被关断。待结温降到一定值后，芯片会自动恢复正常工作。

欠压锁定保护(UVLO)

如果 VCC 管脚上的电压低于欠压锁定阈值，内部 H 桥所有 FET 都会被关断。当 VCC 上升到欠压锁定阈值以上，芯片自动恢复正常工作。

器件保护阈值

异常状况	触发状况	H 桥	恢复
VCC 欠压锁定保护(UVLO)	VCC < 2.55V	关断	VCC > 2.65V
过流，短路保护(OCP)	I_{OUT} > 1.2A(MIN)	关断	经过 1.2ms
热关断(TSD)	T_J > 160 ℃(MIN)	关断	T_J < 140 ℃

异常状况表

器件功能模式

nSLEEP 管脚输入为低电平时，器件将进入低功耗休眠模式。进入低功耗休眠模式后，器件的 H 桥被关断，所有的逻辑输入都被忽略；当 nSLEEP 管脚输入为高电平时，芯片恢复到正常工作状态。

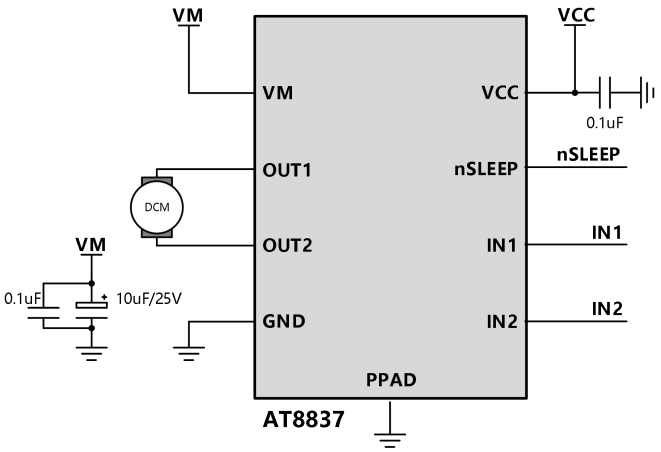
建议进入低功耗休眠模式时，为了进一步减少芯片功耗将所有输入管脚电平拉至低电平。

模式	状况	H 桥
正常工作	nSLEEP = 1	正常工作
休眠模式	nSLEEP = 0	关断
出现异常	满足任何异常条件	关断

功能模式表

电路应用信息

有刷直流电机驱动



典型设计要求

设计参数	参照	示例数值
电机电源电压	VM	12V
逻辑电源电压（仅 AT8837）	VCC	5V
目标电流有效值	I_{OUT}	0.5A

典型应用

设计过程详解

功率耗散

AT8837 的功耗是以 H 桥内的 FET 的阻抗 $R_{DS(ON)}$上功耗为主。

平均功耗可粗略估算为：

$$P_{TOT} = R_{DS(ON)} \times (I_{OUT(RMS)})^2$$

式中

$\boldsymbol{P}_{TOT}$ 是总的功率耗散；

$\boldsymbol{R}_{DS(ON)}$是总导通阻抗（HS+LS）；

$\boldsymbol{I}_{OUT(RMS)}$是输出电流有效值。

器件能够承受的最大功耗取决于环境温度与散热。

注：$\boldsymbol{R}_{DS(ON)}$随着温度上升而增大，所以随着器件温度升高，功耗随之增加。

AT8837 内置热关断保护，当结温达到约 160°C，H 桥将被关断直至温度降到一个安全范围内。

芯片易于触发热关断可能是因为功耗过高、散热不足或环境温度过高等。

电源及输入管脚

VM 没有欠压锁定功能(UVLO)，只要 VCC 大于 2.7V，内部电路逻辑就会一直处于工作状态，这意味着 VM 供电电压可以低至 0V，但负载在低 VM 的状态下或无法被充分驱动。

无论 VCC、VM 端口有否接入电源，输入管脚都应配置在推荐的工作条件下。输入管脚与供电电源之间并无漏电电流路径存在。每一个输入管脚都有一个下拉电阻（约 100kΩ）。

电源供电建议

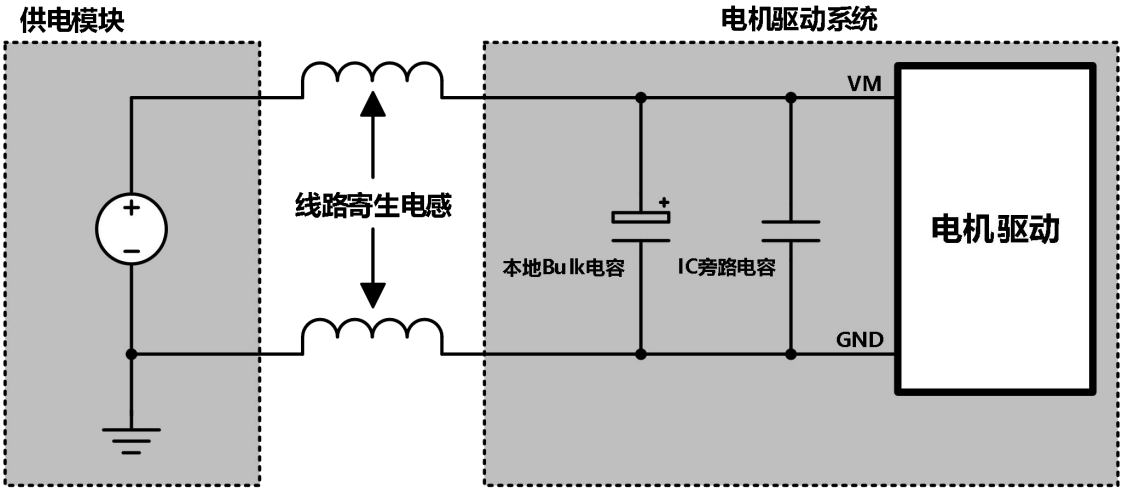
VM 与 VCC 均要接一个 0.1uF 瓷介电容到地，电容应尽可能靠近器件放置。

配置合适的 Bulk 电容是电机驱动系统设计中的重点。一般来说 Bulk 电容越大效果越好，而带来则是成本和 PCB 尺寸的增大。

所需电容的容值取决于如下多个要素：

电机系统所需的最大电流
供电电源的电容及其供应电流的能力
供电电源与电机系统间的寄生电感值
可承受的电压纹波
使用的电机类型（有刷，无刷，步进）
电机刹车方式

供电电源与电机系统间的电感限制了输出电流的变化速率。如果本地 Bulk 电容的容值取的过小，则当遇到大电流或电机负载突变时系统电压将会波动；如果使用了足量的 Bulk 电容，电压能保持稳定且能够给电机提供大电流。



外置电源供电的电机驱动系统配置示例

Bulk 电容的耐压值应适量高于工作电压，防止电机反激到电源的电压过高。

版图注意事项

PCB 板上应覆设大面积的覆铜，电源和地线要有足够的宽度。为了优化电路的电气特性和热参数性能，芯片应该直接紧贴在 PCB 覆铜上。

对 VM 和 VCC 端口，应使用低 ESR 的瓷介电容连接到地，推荐容值为 0.1uF，这些电容应尽可能靠近 VM 和 VCC 管脚放置，并通过足够宽的地线和 GND 管脚连接。

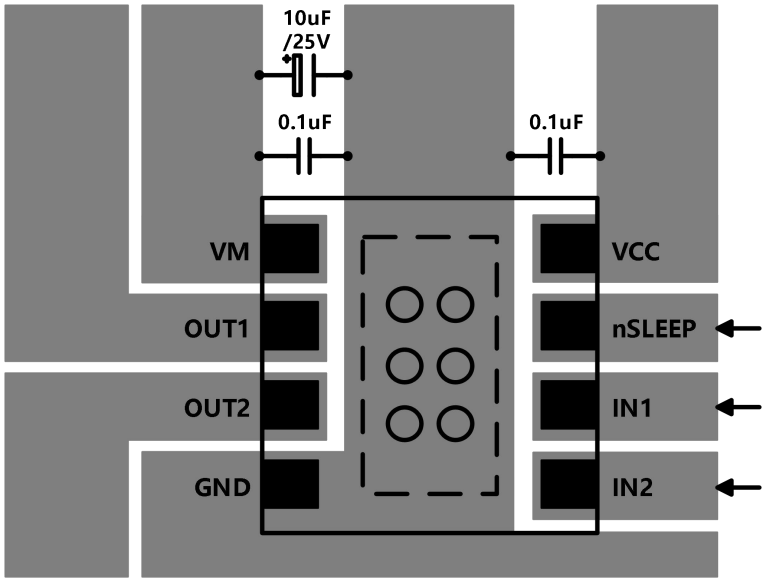
为了避免因高速 dV/dt 变换引起的电容耦合问题，驱动电路输出端和逻辑控制输入端进行覆地线隔离。

地线设置

芯片所有的地线都应连接在一起，且连线应尽可能的短。一种优化方案是将地线覆设在器件下，呈星状发散。

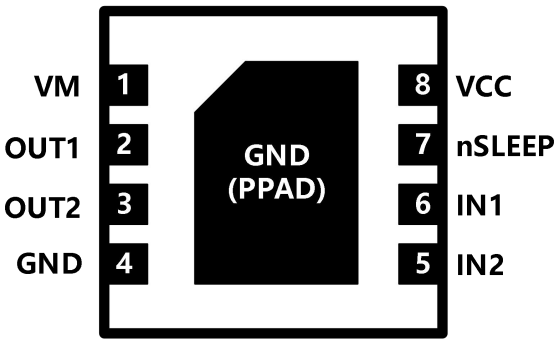
在 PCB 背面对应的位置覆设一块面积适中铜皮，会更好的提高电路性能。

版图示例



简化版图示例

管脚定义



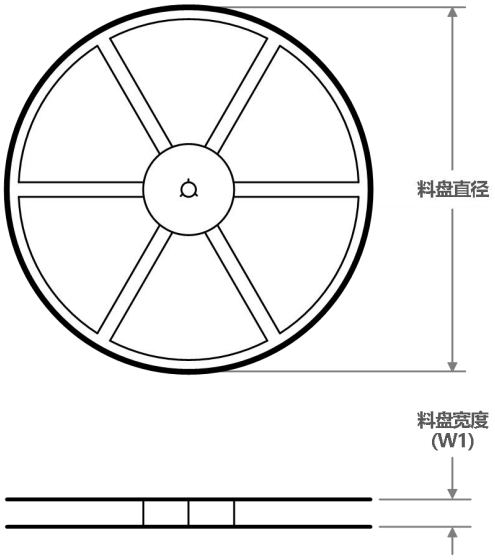
AT8837

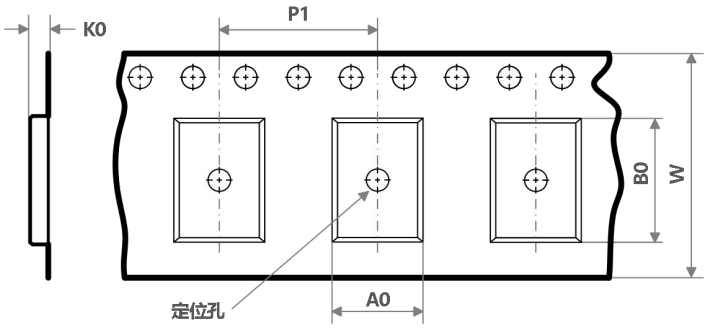
DFN-8

管脚列表

管脚名	管脚编号	管脚类型	管脚描述	外加元件或连接
GND	4	PWR	芯片地	所有 GND 管脚和芯片裸焊盘需接到电源地。
PPAD	-	PWR		
VM	1	PWR	电机电源	外接 0.1uF 瓷介电容到地做旁路。
VCC	8	PWR	逻辑电源	外接 0.1uF 瓷介电容到地做旁路。
NC	-	-	-	管脚悬空。
IN1	6	I	控制逻辑输入	
IN2	5	I	控制逻辑输入	
nSLEEP	7	I	休眠模式输入	逻辑高电平，芯片正常工作；逻辑低电平，芯片进入低功耗休眠模式。内置下拉电阻。
OUT1	2	O	H 桥输出 1	连接至电机线圈。
OUT2	3	O	H 桥输出 2	

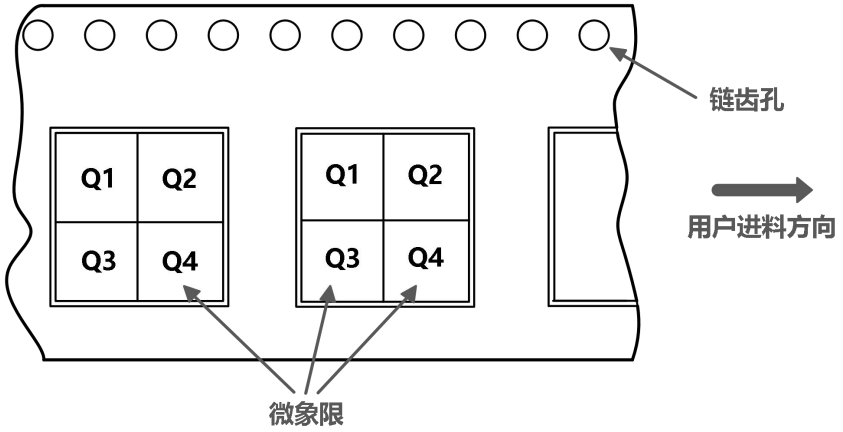
编带料盘信息





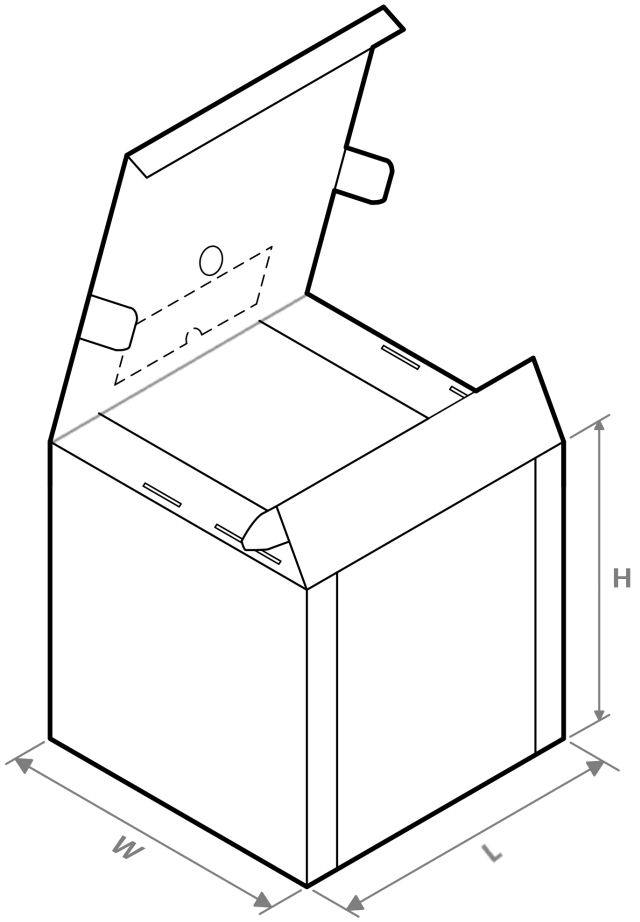
A0	料槽宽度
B0	料槽长度
K0	料槽厚度
W	载带整体宽度
P1	相邻槽中心间距

编带 PIN1 方位象限分配



器件	封装类型	封装标识	管脚数	SPQ	料盘直径 (mm)	料盘宽度 (mm)	A0 (mm)	B0 (mm)	K0 (mm)	P1 (mm)	W (mm)	Pin1 象限
AT8837	DFN	-	8	3000	178	8	2.2	2.2	0.75	4	8	Q2

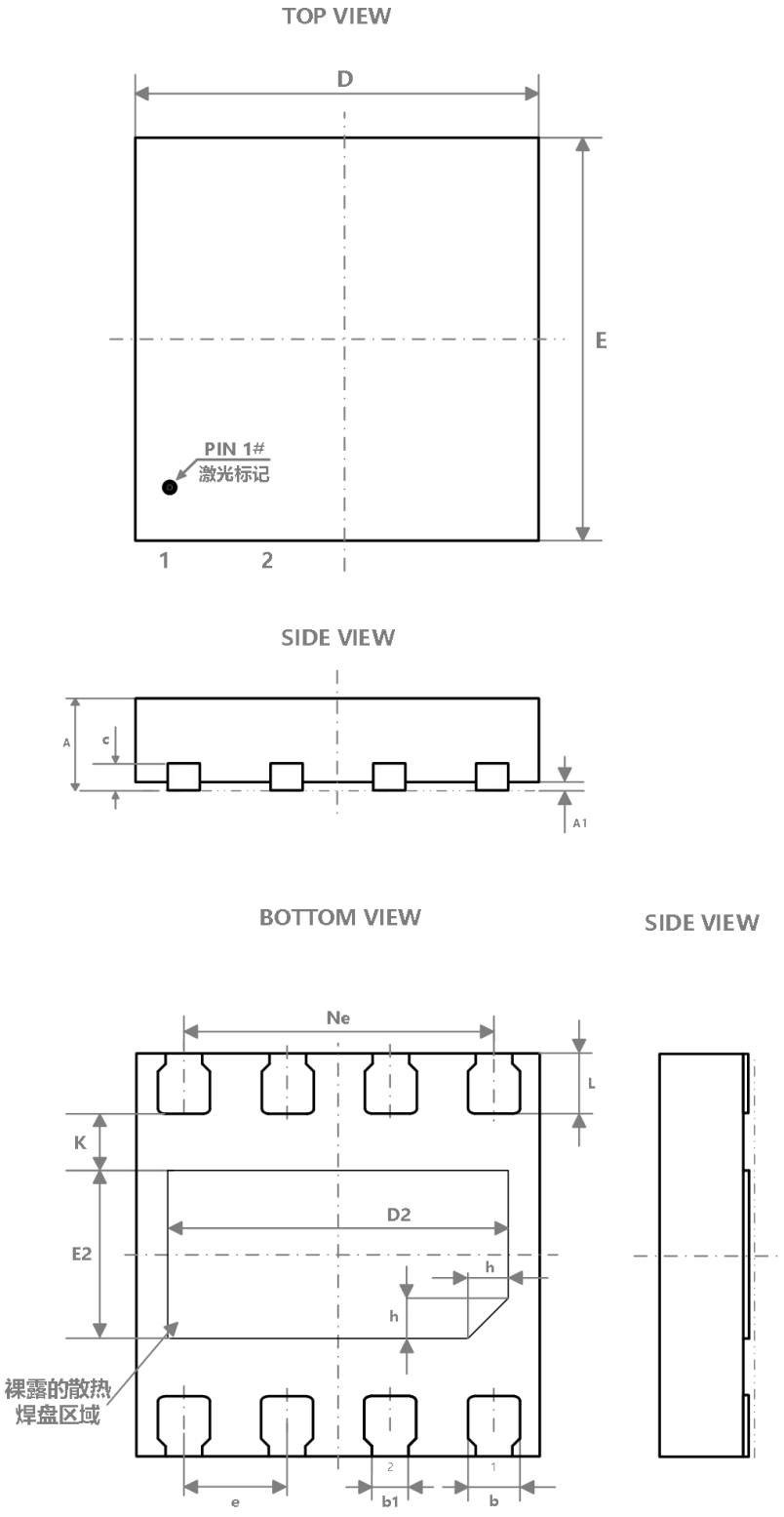
编带料盘包装尺寸



器件	封装类型	封装标识	管脚数	SPQ	长度(mm)	宽度(mm)	高度(mm)
AT8837	DFN	-	8	3000	210	210	210

封装信息

DFN-8



符号	毫米(mm)		
	MIN	NOM	MAX
A	0.50	0.55	0.60
A1	0	0.02	0.05
b	0.20	0.25	0.30
b1	0.11	0.16	0.21
c	0.10	0.15	0.20
D	1.90	2.00	2.10
D2	1.60	1.70	1.80
e	0.50BSC		
Ne	1.50BSC		
E	1.90	2.00	2.10
E2	0.80	0.90	1.00
L	0.25	0.30	0.35
h	0.15	0.20	0.25
K	0.20	0.25	0.30