SD2503API 内置晶振、全温度补偿的高精度实时时钟 IC

1.概述

SD2503API 是一种具有标准 IIC 接口的实时时钟模块,CPU 可使用该接口通过 7 位地址寻址来读写片内 122 字节寄存器的数据(包括时间寄存器、报警寄存器、控制寄存器、电池电量寄存器、70 字节的用户 SRAM 寄存器及 8 字节的 ID 码寄存器)。

SD2503API 内置晶振及数字温度补偿，用户可以不用顾虑因外接晶振、谐振电容等所带来的元件匹配误差问题、晶振温度特性问题及可靠性问题，实现在常温及宽温范围内不需用户干预、全自动、高可靠计时功能。

SD2503API 内置定时/报警中断输出脚和独立的 32K 输出脚,报警中断时间最长可设至 100 年。

SD2503API 具有一个后备电池输入脚 VBAT，内部的充电电路可对外接的充电电池进行智能充电，也可对电池电量进行检测和欠压报警指示。

SD2503API 内置 8 字节的 ID，每一颗模块具备唯一的身份识别码。

SD2503API 软件向下兼容 SD2068、SD2403。

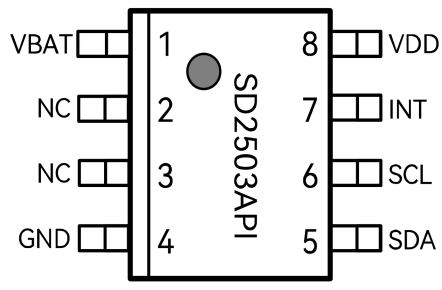
2.特性

- 低功耗： 0.8μA 典型值(VBAT =3.0V，Ta=25℃）。
- 工作电压：2.7V～5.5V，工作温度为-40℃～+85℃。
- 标准IIC总线接口方式,最高速度400KHz(4.5V～5.5V)。
- 年、月、日、星期、时、分、秒的BCD码输入/输出,并可通过独立的地址访问各时间寄存器。
- 闰年自动调整功能(从2000年～2099年)。
- 可选择12/24小时制式.
- 内置年、月、日、星期、时、分、秒共7字节的报警数据寄存器及1字节的报警允许寄存器，共有96种组合报警方式，并有单事件报警和周期性报警两种中断输出模式，报警时间最长可设至100年。
- 周期性频率中断输出:从4096Hz～1/16Hz……1秒共十四种方波脉冲.
- 自动重置的三字节共24位的倒计时定时器,可选的2种时钟源（4096Hz、1024Hz）。
- 5种中断均可选择从INT脚输出,并具有4个中断标志位.
- 内置70字节通用SRAM寄存器可用于存储用户的一般数据。
- 具有可控的32768Hz方波输出脚F32K，可以位允许/禁止32K输出。
- 内置8bit转换结果的数字温度传感器，为了节省电池电量消耗，设为VDD模式下60S间隔测温一次，电池模式600S间隔测温一次。
- 内置晶振和谐振电容，模块内部通过高精度补偿方法，实现在宽温范围内高精度的计时功能，其中25℃精度<±5ppm。
- 具有一次性或充电的后备电池输入脚VBAT ，其内部的3.3V稳压充电电路可选择性地对

外接的充电电池进行自动充电，内置的充电限流电阻可位选2KΩ、5KΩ和10KΩ三种。

- 内置电池电压检测功能，可读取当前电池电压值(三位有效数)，设置高低电池报警电压值并从INT脚输出中断。
- 模块依据不同的电压自动从VDD切换到VBAT或从VBAT切换到VDD。当模块检测到主电源VDD掉到2.4V电压以下且VDD小于VBAT,模块会转为由接在VBAT的后备电池供电；当VDD大于VBAT或VDD大于2.4V,则模块会转为由VDD供电。（内置电源模式指示位PMF,VDD模式时PMF=0，VBAT模式时PMF=1）。
- 内置8字节的ID码，模块出厂之前设定的、全球唯一的身份识别码。
- 内置IIC总线0.5秒自动复位功能(从Start命令开始计时)，该功能可以避免IIC总线挂死问题。
- 内置三个时钟数据写保护位，避免对数据的误写操作，可更好地保护数据。
- 内置软件可控VBAT模式IIC总线通信禁止功能（BATIIC=0，VBAT模式下禁止IIC通信；BATIIC=1,VBAT模式下允许IIC通信.上电默认值BATIIC=0),从而避免在电池供电时CPU对时钟操作所消耗的电池电量，也可避免在VDD上、下电的过程中因CPU的I/O端口所输出的不受控的杂波信号对时钟模块的误写操作，进一步提高时钟模块的可靠性。
- 内置上电指示位RTCF，当包括电池在内的所有电源第一次上电时该位置1。
- 内置电池电压欠压指示位BLF，当电池电压低于2.2V时BLF位置1。
- 内置停振检测位OSF,当内部振荡器停止振荡时该位置1。
- 模块管脚抗静电(ESD)>2KV。
- 模块在兴威帆的评估板上可通过4KV的群脉冲(EFT)干扰。
- CMOS 工艺
- 封装形式：DIP8，工业级型号SD2503API。

3. 管脚定义



SD2503API 管脚功能表

名称	功能	特征
V_{BAT}	备用电源(电池)输入脚.当 VDD 电源失效时 V_{BAT} 为 IC 提供电源。(V_{BAT} 与电池之间的接法请参见本资料中的“应用参考电路”章节）	2.3V～5.5V,不用时应将其接 GND。
GND	负电源（GND）	
NC	没有与模块内部连接	悬空或接地
SDA	串行数据输入/输出脚，此管脚通常用一电阻上拉至 V_{DD}，并与其它漏极开路或集电器开路输出的器件通过线与方式连接。	N 沟道开漏输出；CMOS 输入，当 VBAT 引脚的后备电源被激活时，该引脚被禁止。
SCL	串行时钟输入脚，由于在 SCL 上升/下降沿处理信号，要特别注意 SCL 信号的上升/下降升降时间，应严格遵守说明书。	CMOS 输入，当 V_{BAT} 引脚的后备电源被激活时,该引脚被禁止。
INT	报警中断输出脚，根据控制寄存器来设置其工作的模式，它可通过重写控制寄存器来禁止。	N 沟道开路输出
V_{DD}	正电源	2.7V～5.5V

4.基本功能定义

4.1 寄存器列表

地址	寄存器段	寄存器名称	BIT								数值范围（十进制）	复位值（二进制）
			D7	D6	D5	D4	D3	D2	D1	D0		
00H	实时时钟寄存器	秒	0	S40	S20	S10	S8	S4	S2	S1	0-59	XXXX-XXXX
01H		分钟	0	MN40	MN20	MN10	MN8	MN4	MN2	MN1	0-59	XXXX-XXXX
02H		小时	12_/24	0	H20P/A_	H10	H8	H4	H2	H1	0-23	XXXX-XXXX
03H		星期	0	0	0	0	0	W4	W2	W1	0-6	XXXX-XXXX
04H		日	0	0	D20	D10	D8	D4	D2	D1	1-31	XXXX-XXXX
05H		月	0	0	0	MO10	MO8	MO4	MO2	MO1	1-12	XXXX-XXXX
06H		年	Y80	Y40	Y20	Y10	Y8	Y4	Y2	Y1	0-99	XXXX-XXXX
07H	时间报警寄存器	秒报警	0	AS40	AS20	AS10	AS8	AS4	AS2	AS1	0-59	0000-0000
08H		分钟报警	0	AMN40	AMN20	AMN10	AMN8	AMN4	AMN2	AMN1	0-59	0000-0000
09H		小时报警	0	0	AH20 AP/A_	AH10	AH8	AH4	AH2	AH1	0-23	0000-0000
0AH		星期报警	0	AW6	AW5	AW4	AW3	AW2	AW1	AW0	N/A	0000-0000
0BH		日报警	0	0	AD20	AD10	AD8	AD4	AD2	AD1	1-31	0000-0000
0CH		月报警	0	0	0	AMO10	AMO8	AMO4	AMO2	AMO1	1-12	0000-0000
0DH		年报警	AY7	AY6	AY5	AY4	AY3	AY2	AY1	AY0	0-99	0000-0000
0EH		报警允许	0	EAY	EAMO	EAD	EAW	EAH	EAMN	EAS	N/A	0000-0000
0FH	控制寄存器	CTR1	WRTC3	OSF	INTAF	INTDF	BLF	WRTC2	PMF	RTCF	N/A	0000-0000
10H		CTR2	WRTC1	IM	INTS1	INTS0	FOBAT	INTDE	INTAE	INTFE	N/A	0000-0000
11H		CTR3	ARST	F32K	TDS1	TDS0	FS3	FS2	FS1	FS0	N/A	0000-0000
12H		25℃CTTF（只读 RAM）	1ppm/3ppm	F6	F5	F4	F3	F2	F1	F0	N/A	0000-0000
13H		倒计时	TD7	TD6	TD5	TD4	TD3	TD2	TD1	TD0	0-255	0000-0000

14H		定时器	TD15	TD14	TD13	TD12	TD11	TD10	TD9	TD8	0-255	0000-0000
15H			TD23	TD22	TD21	TD20	TD19	TD18	TD17	TD16	0-255	0000-0000
16H	未开放	-	-	-	-	-	-	-	-	-	0-255	xxxx-xxxx
17H	IIC 控制寄存器	AGTC	BATIIC	0	BSY	CONT	-	-	-	-	0-255	0000-0000
18H	充电寄存器	CHARGE	ENCH	-	-	-	-	-	Charge1	Charge0	0-255	0000-0000
19H	扩展控制	CTR4	INTS_E2	INTS_E1	INTS_E0	CONT_BAT	INTTHE	INTTLE	INTBHE	INTBLE	0-255	0000_0000
1AH	寄存器	CTR5	BAT8_VAL	SYS	OSC_RDY				BHF	BLF	0-255	0000_0000
1BH	电池电量	BAT_VAL	BAT7_VAL	BAT6_VAL	BAT5_VAL	BAT4_VAL	BAT3_VAL	BAT2_VAL	BAT1_VAL	BAT0_VAL	0-255	0000_0000
1CH~2BH	未开放	-	-	-	-	-	-	-	-	-	N/A	xxxx_xxxx
2CH~71H	用户 RAM	(70bytes)	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0		XXXX-XXXX
72H~79H	ID(只读)	(8Bytes)	BIT7	BIT6	BIT5	BIT4	BIT3	BIT2	BIT1	BIT0	N/A	XXXX-XXXX

注：“X”表示随机值，可以为 0 或者 1。

4.2 实时时钟数据寄存器(00H~06H)

实时时钟数据寄存器是 7 字节的存储器，它以 BCD 码方式存贮包括年、月、日、星期、时、分、秒的数据。

年数据[06H 地址]（00~99）：设置千年（20XX）的后两位数字（00~99），通过自动日历功能计至 2099 年。（注意：2000 年为闰年）

月数据[05H 地址（01~12）：每月包含的天数通过自动日历功能来更改。

1,3,5,7,8,10,12：1~31

4,6,9,11：1~30

2(闰年)：1~29

2(普通)：1~28

日数据[04H 地址]（01~31）

星期数据[03H 地址]（00~06）：七进制计数器,00 对应星期天,01 对应星期一,依次类推。

小时数据[02H 地址]（00~23 或 01~12）：小时的最高位 12_/24 是 12 或 24 小时制选择位。

当 12_/24=1 时,24 小时制；当 12_/24=0 时，12 小时制。

12 小时制时,H20 为 AM/PM 指示位,H20=0 为 AM,H20=1 为 PM,

见下表:(位 H20H10H8H4H2H1)

24 小时显示系统	12 小时显示系统	24 小时显示系统	12 小时显示系统
00	12（AM12）	12	32（PM12）
01	01（AM1）	13	21（PM1）
02	02（AM2）	14	22（PM2）
03	03（AM3）	15	23（PM3）
04	04（AM4）	16	24（PM4）

05	05（AM5）	17	25（PM5）
06	06（AM6）	18	26（PM6）
07	07（AM7）	19	27（PM7）
08	08（AM8）	20	28（PM8）
09	09（AM9）	21	29（PM9）
10	10（AM10）	22	30（PM10）
11	11（AM11）	23	31（PM11）

注意：当读取小时数据时,要屏蔽掉小时的最高位12_/24,否则在24小时制时会因为12_/24=1而显示不对。

分数据[01H地址]（00~59）

秒数据[00H地址]（00~59

例如:设置时间为2006年12月20日星期三18点19分20秒(24小时制),则寄存器00～07H的赋值应分别为20h、19h、98h、03h、20h、12h、06h。要特别注意此处小时位的赋值,因为是24小时制式,小时的12_/24位=1,所以小时的赋值为98h(1001 1000B)。
也请注意在24小时制时,当小时数据读出后,其最高位为1,所以要将读到的数据最高位置0,否则小时数据不对。

注:

1.在上电复位时，模块内部不对实时时钟数据寄存器作清零或置位处理。

2.当写实时时间数据时(00H~06H),不可以单独对7个时间数据中的某一位进行写操作,否则可能会引起时间数据的错误进位,所以要修改其中某一个数据，应一次性写入全部7个实时时钟数据。

3. 当模块收到读实时时钟数据命令,则所有实时时钟数据被锁存（时钟走时并不受影响）,此功能可以避免时间数据的错读现象。

4.3 时间中断(07H~15H地址)

SD2503API有3种不同时间报警中断，它们由控制寄存器CTR2(10H)中的位INTAE、INTFE、INTDE位来使能:

中断允许位/标志位列表

序号	中断允许位 (1=允许,0=禁止)	中断名	中断标志位 (1=有中断,0=无中断)
1	INTAE	报警中断	INTAF
2	INTFE	频率中断	无
3	INTDE	倒计时中断	INTDF

当报警中断产生时,置中断标志位INTAF为1;当倒计时中断产生时，置中断标志位INTDF为1;频率中断没有标志位，标志位被置1后,需要手动清除。

三种中断都是以INT脚为输出脚，通过控制寄存器2中的INTS1、INTS0位来选择确定INT脚输出何种中断:

INT 脚中断输出选通表

序号	INTS1	INTS0	描述
0	0	0	电量报警（见 4.4）
1	0	1	报警中断输出
2	1	0	频率中断输出
3	1	1	倒计时中断输出

（1）报警中断

当 INTAE=1 时报警中断被允许,报警中断何时发生由时间报警寄存器(07H~0EH)来确定。这其中 07H~0DH 依次用于存放报警时间的秒、分钟、小时、星期、日、月、年数据,除小时报警数据寄存器的最高位始终为”0” 、星期位的定义不同以外，其它的格式与实时时钟寄存器相同。

0EH 为时间报警允许寄存器,如下:

BIT	D7	D6	D5	D4	D3	D2	D1	D0
位名(值)	0	EAY	EAMO	EAD	EAW	EAH	EAMN	EAS
报警允许	-	年 (0DH)	月 (0CH)	日 (0BH)	星期 (0AH)	小时 (09H)	分钟 (08H)	秒 (07H)

注:1=允许,0=禁止。

时间报警允许寄存器的使能位是用于确定哪些时间报警寄存器(秒、分钟等)需要与实时时钟寄存器之间作比较。当实时时钟运行时,一旦被允许的报警寄存器均与对应的实时时钟寄存器相匹配，就会触发一次报警中断,同时报警中断标志位 INTAF 位被置”1”。

特别：

1.当日报警与星期报警均被允许即 EAD=EAW=1 时，只有日报警有效,而星期报警无效，所以时间报警中断共有 96 种组合方式。

2.星期报警寄存器的数据格式与实时时钟数据星期的格式不同,星期报警寄存器的位 AW6、AW5、AW4、AW3、AW2、AW1、AW0 分别对应星期六、星期五、星期四、星期三、星期二、星期一、星期日,并可多位置 1,例如 AW6,AW1=1,其它位为 0,则对应在星期六，星期一会有报警。

每一次对时间报警允许寄存器的写入都会清 INTAF 为"0"，当设置 INTS1=0、INTS0=1 时,即允许报警中断从 INT 脚输出。该报警中断有两种模式,即单事件报警和周期性报警, 模式的选定由控制寄存器 2 中的报警中断模式位 IM 的值来定:

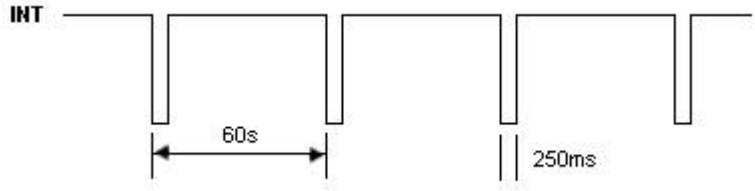
IM 位	报警中断模式	INT 脚
0	单事件报警	输出低电平直至 INTAF 位清零
1	周期性报警	输出低电平有效、宽度为 250ms 的周期性脉冲直至中断允许位清零

为清除报警中断,可通过写操作将控制寄存器 1 的 INTAF 位置”0”，但当 ARST 位置为”1”,则在控制寄存器 1 被读取时,INTAF 位会自动清零。

举例:

1.设寄存器 0EH=00000001B,秒报警寄存器 07H=20h,位 INTAE=1、IM=1、INTS1=0、

INTS0=1 ,则每当时间秒数据进位到 20h 的时候，INT 脚都会输出宽度为 250ms 的低电平，即频率为 1 分钟的方波。如下图：



2. 设寄存器 0EH=00001111B,星期报警寄存器 0AH=0010 0110B,小时报警寄存器 09H=08h,分钟报警寄存器 08H=30h,秒报警寄存器 07H=00h,位 INTAE=1、IM=1、INTS1=0、INTS0=1， 则每到星期一、星期二、星期五的 8 点 30 分 0 秒的时候，INT 脚都会输出宽度为 250ms 的低电平。

3. 设寄存器 0EH=00010111B,日报警寄存器 0BH=01h,小时报警寄存器 09H=08h,分钟报警寄存器 08H=30h,秒报警寄存器 07H=00h,位 INTAE=1、IM=1、INTS1=0、INTS0=1， 则到每个月 1 号的 8 点 30 分 0 秒的时候，INT 脚都会输出宽度为 250ms 的低电平。

4. 设寄存器 0EH=0111 0100B， 年报警寄存器 0DH=08h,月报警寄存器 0CH=08h,日报警寄存器 0BH=08h,小时报警寄存器 09H=20h,位 INTAE=1、IM=0、INTS1=0、INTS0=1、12_/24=1，则到 2008 年 8 月 8 日 20 点 0 分 0 秒时，INT 脚会输出低电平。此后如清零 INTAF，则 INT 脚从低电平变成高电平。

（2）频率中断

当 INTFE=1 时频率中断被允许， INTFE=0 时频率中断被禁止。

当设置 INTS1=1、INTS0=0 时,即允许频率中断从 INT 脚输出，频率中断没有标志位。INT 脚输出频率中断由控制寄存器 3 中的 FS3、FS2、FS1、FS0 位来选择确定:

频率(Hz)	FS3	FS2	FS1	FS0
0	0	0	0	0
4096	0	0	1	0
1024	0	0	1	1
64	0	1	0	0
32	0	1	0	1
16	0	1	1	0
8	0	1	1	1
4	1	0	0	0
2	1	0	0	1
1	1	0	1	0
1/2	1	0	1	1
1/4	1	1	0	0
1/8	1	1	0	1
1/16	1	1	1	0
1 秒	1	1	1	1

注:除了 1 秒外,INT 脚输出的频率中断均是由 32768Hz 晶体振荡电路整形及分频得到的;1 秒频率中断是指输出 500ms 低电平、500ms 高电平的方波,其低电平的下降沿与秒进位同步; 在温度补偿时内部数字调整寄存器起作用时,1 秒和 1Hz 的时长是不相同的。

例如:需要 INT 脚输出 1Hz 信号时,可以通过设置位 INTS1=1、INTS0=0、INTFE=1、FS3-FS2-FS1-FS0=1010 得到。

（1）倒计时中断

与倒计时中断相关的寄存器是三字节 24bit 的倒数定时器 13H、14H 和 15H, 当控制寄存器 CTR2 中的位 INTDE=1 时倒计时中断被允许。

倒数定时器的频率源由控制寄存器 CTR2 中的位 TDS1、TDS0 来选定;

TDS1	TDS0	定时器频率源
0	0	4096Hz
0	1	1024Hz

当 INTDE=1 且倒数定时器写入一个 24 位自动重置的二进制数后, 倒数定时器会按照 TDS1、TDS0 选定的频率时间来减一.每次当三字节倒数定时器全为零时,会置倒计时中断的标志位(控制寄存器 1 中的位 INTDF)为 1。

当设置 INTS1=1、INTS0=1、IM=0 时,即允许倒计时中断的低电平从 INT 脚输出. 置 INTDF=0 时 INT 脚输出变为高电平直到下一次倒计时中断 INT 脚再次变为低电平;当设置 INTS1=1、INTS0=1、IM=1 且倒数定时周期大于 250ms 时,则从 INT 脚输出低电平时间为 250ms 连续脉冲。

当设置 INTDE=0 时倒计时中断被禁止或复位。

特别的:当重新配置倒计时中断时,需要复位倒计时计数器,即置 INTDE=0,然后再置 INTDE=1,才可以启用新的倒计时中断。

4.4 电池控制寄存器

4.4.1 IIC 控制寄存器 AGTC（17H）

BATIIC: BATIIC=0，VBAT 模式下禁止 IIC 通信;BATIIC=1，VBAT 模式下允许 IIC 通信,该寄存器位上电默认值为 0。

4.4.2 扩展控制寄存器 CRT4(19H):

名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
CTR4	INTS_E2	INTS_E1	INTS_E0	CONT_BAT	INTTHE	INTTLE	INTBHE	INTBLE	0000_0000

当寄存器 10H 中的{INTS1,INTS0}=00 时， INT 引脚输出扩展以下功能：

INTS_E2	INTS_E1	INTS_E0	功能描述
0	0	0	禁止输出,高阻态
0	0	1	-
0	1	0	-
0	1	1	电池低压报警
1	0	0	电池高压报警
其他			禁止输出,高阻态

CONT_BAT：电池电量强制测量位。

置该位为 1 时将强制模块进行一次电池电量的测量。测量时 BSY 为 1，测量结束后，CONT_BAT 和 BSY 自动变为 0；测量结果存放在寄存器 1AH[7]和 VBAT_VAL 中。

注：VDD 模式下，模块电池电量测量周期为 60S，从每分钟的第 3S 开始测量；VBAT 模式下，模块电池电量测量周期为 600S，从分钟的个位为 0 的第 3S 开始测量。

INTTHE： 固定设置为 0

INTTLE： 固定设置为 0

INTBHE：电池高压报警使能位 （报警电压值电压值为 3.30V，精度±0.10V），当若 INTBHE=1 且检测到的 VBAT 脚电压大于等于 3.3V 时置 BHF 位为 1。

INTBLE:电池低压报警使能位(电池报警电压值为 2.20V,精度±0.10V),当若 INTBLE=1 且检测到的 VBAT 脚电压小于等于 2.2V 时置 BLF 位为 1。

注：以上两种报警中断均只支持单周期报警中断，不支持周期性报警中断。

4.4.3 寄存器 CTR5(1AH)

名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
CTR5	BAT8_VAL	-	-	-	-	-	BHF	BLF	0000_0000

BAT8_VAL：电池测量结果的最高位

BHF：电池电压高压标志位

BLF：电池电压欠压标志位（与 0FH 寄存器的 BLF 位完全相同，为方便读电池状态而设置）。

BHF、BLF 不能通过软件来设置或清除；当 INT 选择为 BHF、BLF 输出时， 中断脚 INT 的状态和 BHF、BLF 状态一致。

4.4.4 电池电量低八位寄存器（1BH）

名称	Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0	复位值
BAT_VL	BAT7_VL	BAT6_VL	BAT5_VL	BAT4_VL	BAT3_VL	BAT2_VL	BAT1_VL	BAT0_VL	0000_0000

电池测量值，若禁止电池测量，则读出的数据为 0，该寄存器只读。

1AH[7]即 BAT8_VAL 与 1BH 合起来的 9 位数据的表示电池电量的电压值。

如 1AH[7]=1,VBAT_VAL=35H,则当前所测的电池电量=135H=309（十进制）=3.09V。

4.5 用户 RAM(2CH~71H):70 字节的用户数据 RAM

4.6 ID 码（72H~79H）：八字节的模块身份识别码，包含生产日期、内部批号、内部序号等等

ID 码地址	72H	73H	74H	75H	76H	77H	78H	79H
说 明	生产年份：00~99	生产月份：1~12	生产日份：1~31	生产机台编号	四位生产工单号：如 A394		工单内序号：0000~9999	

4.7 其它寄存器/控制位的定义：充电选择寄存器(18H)

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
EN_Charge						Charge1	Charge0
0	-	-	-	-	-	1	1

EN_Charge：0 禁止充电功能;1 允许充电功能；复位值为 0，即禁止充电功能。

Charge1	Charge0	描述
0	0	10k
0	1	5k
1	0	2k
1	1	无穷大，断开。

注意：

1.充电功能开启后，模块电流会增加大约 80uA 左右的 VDD 工作电流，请酌情使用；在使用非充电电池时不建议打开此功能，否则会损坏电池。

2.使用充电功能的用户，要在用户 MCU 每次上电时重置 18H 寄存器为 82h，用以确保充电功能在电池没电后下一次主电源上电时也能正常打开。

WRTC1、WRTC2、WRTC3 位：寄存器（00H~1FH）写允许位。即 WRTC1=1、WRTC2=1、WRTC3=1 时写允许。注意置位有先后顺序，先置 WRTC1 为 1,后置 WRTC2、WRTC3 为 1;当 WRTC1=0、WRTC2=0、WRTC3=0 时则写禁止，同样置位有先后顺序，先置 WRTC2、WRTC3 为 0,后置 WRTC1 为 0。当写禁止时，除了以上三位可以写以外，从 00H 到 79H 所有的寄存器均不可以写。写禁止并不影响读操作。

特别的:当写允许时,如需要赋值与写保护位相关的寄存器 0FH、10H,则要注意对应的位 WRTC1、WRTC2、WRTC3 的赋值,这三个位只能为 1 而不可为 0,否则会造成写禁止而数据写不进相应的寄存器。又因为 0F 的寄存器其它位均为标志位，所以建议写允许时赋值 0F 寄存器的值可以定为 FFH，写禁止时赋值 0F 寄存器的值可以定为 7BH。

ARST 位：自动复位使能位.对控制寄存器 1 的 INTAF、INTDF、BAT 位的自动复位进行使能/禁止。当 ARST=1 时,对控制寄存器 1 进行一次有效的读操作后,以上三个状态位均复位为”0”。若 ARST=0,则需要对 INTAF、INTDF、BAT 位进行手动复位方可清零。

FOBAT 位:FOBAT=0 时,当处于 VBAT 模式下,INT 脚输出禁止;FOBAT=1 时,当处于 VBAT 模式下,INT 脚输出允许。该位在 VDD 模式下不起作用.(要注意在 VBAT 模式下 INT 脚输出会引起电池的消耗)

RTCF 位:上电位,全部电源失效后再上电则该位置”1”,为只读位.上电后的第一次有效写(只要写一个字节即可)就可以将 RTCF 位清为”0”。

OSF:停振标志位，OSF=1,表示之前有过停振发生。默认值为 0。

BLF:电池电压欠压标志位，当电池电压低于 2.2v 时此位置"1"(不论是 VDD 模式还是 VBAT 模式)。

PMF:电源模式标志位,当电源模式为 VDD 模式时 PMF=0；当电源模式为 VBAT 模式时 PMF=1。

F32K:32K 输出控制位---32K=0，允许输出；32K=1，禁止输出；默认值为 0。

5.串行 IIC 接口

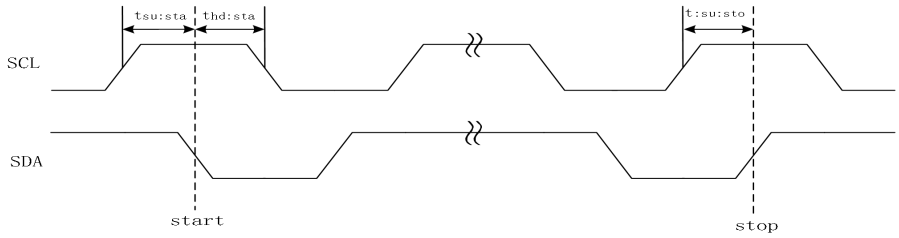
5.1 SD2503API 通过两线式 IIC 串行接口方式接收各种命令并读写数据。两线式串行 IIC 接口方式描述如下：

（1）开始条件

当 SCL 处于高电平时，SDA 由高电平变成低电平构成一个开始条件，对 SD2503API 的所有操作均必须由开始条件开始。

（2）停止条件

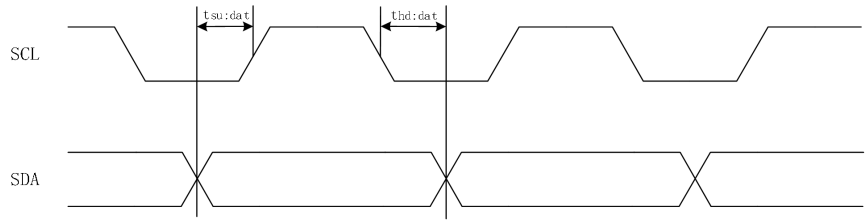
当 SCL 处于高电平时，SDA 由低电平变成高电平构成一个停止条件，对 SD2503API 的所有操作均停止，系统进入待机状态。



实时时钟串行接口

（3）数据传输

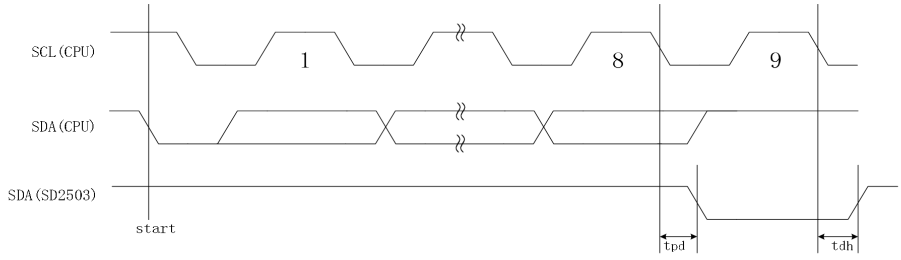
当 SCL 为低电平，且 SDA 线电平变化时，则数据由 CPU 传输给 SD2503API（高位在前、低位在后，下同）；当 SCL 为高电平，且 SDA 电平保持不变时，则 CPU 读取 SD2503API 发送来的数据：当 SCL 为高电平，且 SDA 电平变化时，SD2503API 收到一个开始或停止条件。



实时时钟数据传输时序

（4）确认

数据传输以 8 位序列进行。SD2503API 在第九个时钟周期时将 SDA 置位为低电平，即送出一个确认信号（Acknowledge bit，以下简称“ACK”），表明数据已经被其收到。



实时时钟确认信号

5.2 数据/指令传输格式

当CPU发出开始条件与实时时钟建立连接后， CPU首先通过SDA总线连续输出7位器件地址和1位读/写指令来唤醒SD2503API。

(1) 器件代码：

Bit7	Bit6	Bit5	Bit4	Bit3	Bit2	Bit1	Bit0
0	1	1	0	0	1	0	R/W

其中高7位BIT7~BIT1称“器件代码”，它代表实时时钟的器件地址，固定为“0110010”;BIT0为读/写位,”1”为读操作,”0”为写操作。

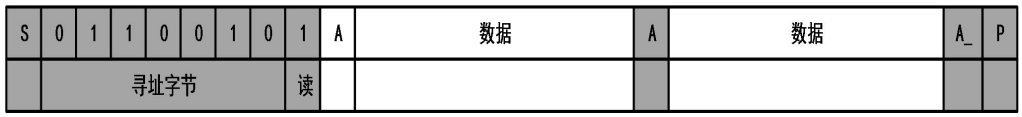
(2) 数据传输格式

在数据发送/接收时停止信号到来时,将结束其数据传输,同时内部7位地址归零(注:内部7位地址的缺省值为00000B)。如果只有开始信号,而没有结束信号,接着重新产生起始信号,则还要重新设置器件代码(在传输方向需要改变时,就用这种传输方式,如下面的读数据方式1)。

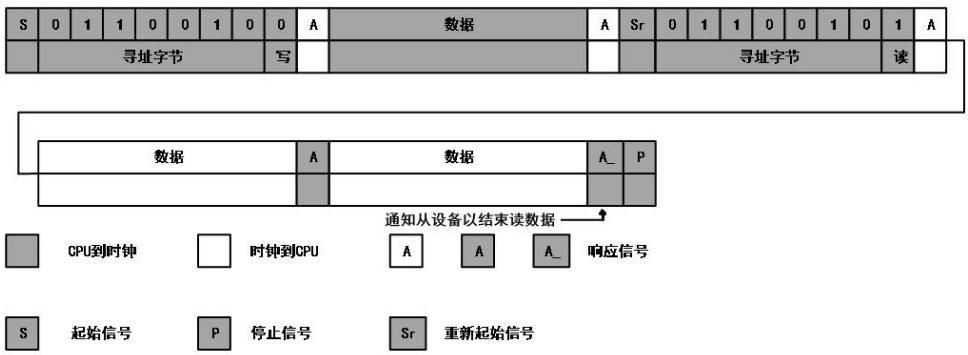
主设备向从设备写入数据过程如下图：



主设备向从设备直接读取数据过程如下图：



数据传输时改变其传输方向过程图：



（3）SD2503API数据传输的写模式

先送7位器件地址(0110010),第8位送入写命令(“0”)， 第9位是SD2503API的响应位(ACK),SD2503API进入写状态。

接下来一个字节的前8位确定SD2503API的内部地址(00H~79H),， 第9位是SD2503API的响应位。

开始写数据,每写完1个字节的数据之后,都经过1位的响应信号才能写下1字节的数据;如果要结束写数据过程,则在ACK后送出停止命令即可。

SD2503API写数据示例(向14H,15H地址写数据):



特别注意:

1．除了 WRTC1、WRTC2、WRTC3 三个写允许位，对寄存器(00H~71H)的写操作必须确认模块处于写允状态,否则写无效。

2．写时间同步：每次对实时时间秒寄存器的写操作时，当秒数据的 8 个 bit 完全写入并收到 ACK 信号后，就会对秒以下的内部计数器清零，使时间同步。

3．从当前地址开始,每次读写完一个字节地址自动加 1。

4．为了提高数据的可靠性，当写完成后，**应将模块置于写禁止状态。**

5．有关写实时时间数据的位数的特别要求请参见(5.2.注 2)。

（4）SD2503API 数据传输的读模式

SD2503API 有两种读数据方法:

I)读方法 1:从指定的内部地址中读取数据。

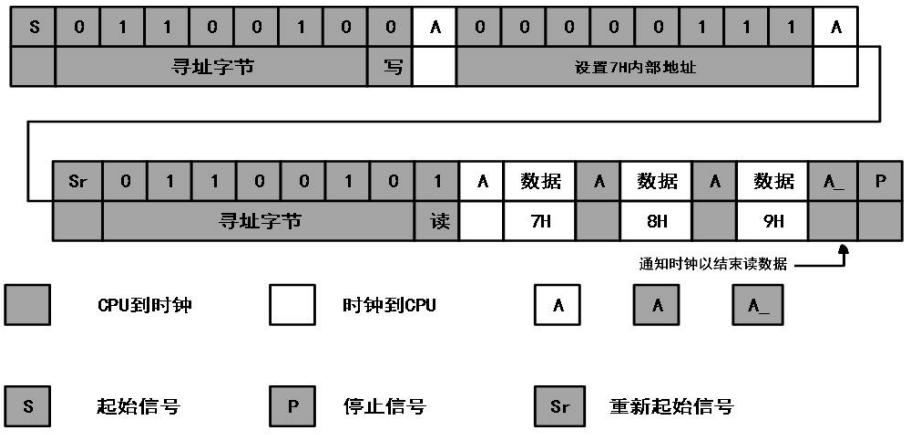
．与写模式的前两步一样。

．重新发出开始命令以改变两线接口数据传输方向。

．再送 7 位器件地址(0110010),第 8 位送入读命令(“1”)，第 9 位是 SD2503API 的响应位(ACK),SD2503API 进入读状态。

．开始读数据,每读完 1 个字节的数据之后,CPU 都要送出 1 位的响应信号(ACK,低电平)才能读下 1 字节的数据;如果想要结束读数据过程,则 CPU 要送出 1 位的响应信号(ACK_,高电平)， ACK_后送出停止命令即可。

SD2503API 读数据方法 1 示例(从 7H~9H 地址读取数据):

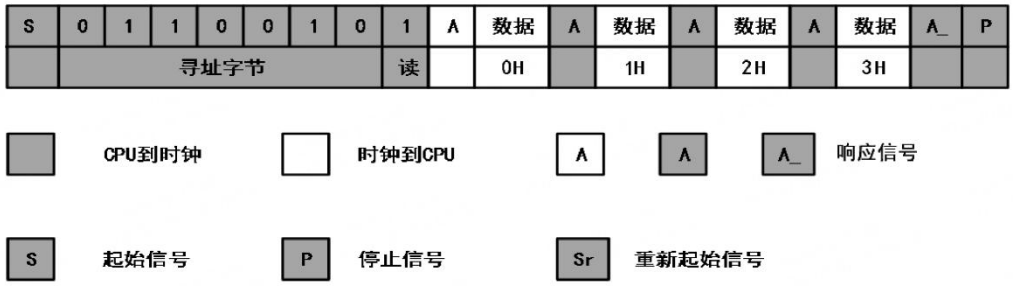


II)读方法 2:直接读取数据(从内部地址 00H 开始)

. 开始信号后,先送 7 位器件地址(0110010),第 8 位送入读命令(“1”), 第 9 位是 SD2503API 的响应位(ACK),SD2503API 进入读状态。

. 每读完 1 个字节的数据之后,CPU 都要送出 1 位的响应信号(ACK,低电平)才能读下 1 字节的数据;如果想要结束读数据过程,则 CPU 要送出 1 位的响应信号(ACK_,高电平),ACK_后送出停止命令即可。

SD2503API 读数据方法 2 示例(从 00H 地址开始读取数据):

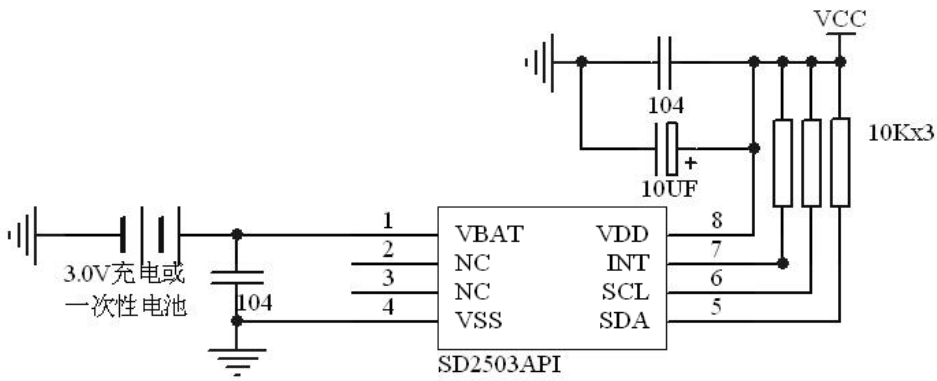


（5）SD2503API 在特殊条件下的数据传输

为了保证读写数据的有效性,SD2503API 的两线通信开始到结束仅在此 0.5S 秒之内,如此可避免总线挂死的现象。

因此在 SD2503API 中,IIC 通信方式会在第一个开始信号（START)到来之后的 0.5 秒之内自动终止本次通信。所以,要注意: 从开始信号进行读/写数据,直到停止信号, 读/写操作过程必须在 0.5 秒之内完成。

6.应用参考电路



7.PCB 排版

SD2503API 在排 PCB 时要注意一点,在 SD2503API 的背面不要排布大电流、强干扰线路。

8.极限参数

VDD 、VBAT 、SCL、SDA、F32K 和 INT 引脚上的电压（相对于地）…－0.5V 至 7.0V

贮存温度…… －65℃至+150℃

引线温度（焊接，10 秒）…… 260℃

注：强度超出所列的极限参数可能导致器件的永久性损坏。这些仅仅是极限参数，并不意味着在极限条件下或在任何其它超出推荐工作条件所示参数的情况下器件能有效地工作。延长在极限参数条件上的工作时间会影响器件的可靠性。

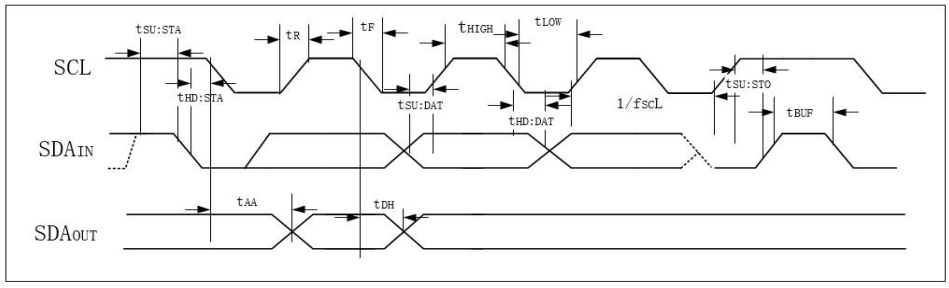
9.直流特性

符号	参数	条件	最小值	典型值	最大值	单位
V_{DD}	主电源		2.7		5.5	V
V_{BAT}	电池供电电压		2.3		3.6	V
I_{DD1}	电源电流	V_{DD}=5V		1.2	3.0	μA
		V_{DD}=3V		1.0	1.5	μA
I_{DD2}	IIC 通信时的电源电流	V_{DD}=5V		40	120	μA
I_{DD3}	充电启用时的电源电流	V_{DD}=5V		80		μA
I_{BAT}	电池供电电流	V_{BAT}=3V		0.8		μA
I_{LI}	SCL 的输入漏电流			100		nA
I_{LO}	SDA 上的 I/O 泄漏电流			100		nA
V_{BATHYS}	VBAT 和 VDD 之间切换的迟滞电压			300		mV
INT/SDA V_{OL}	INT/SDA 低电平输出电压	V_{DD}=5V I_{OL}=0.5mA	0.1	0.2	0.3	V

10.交流特性

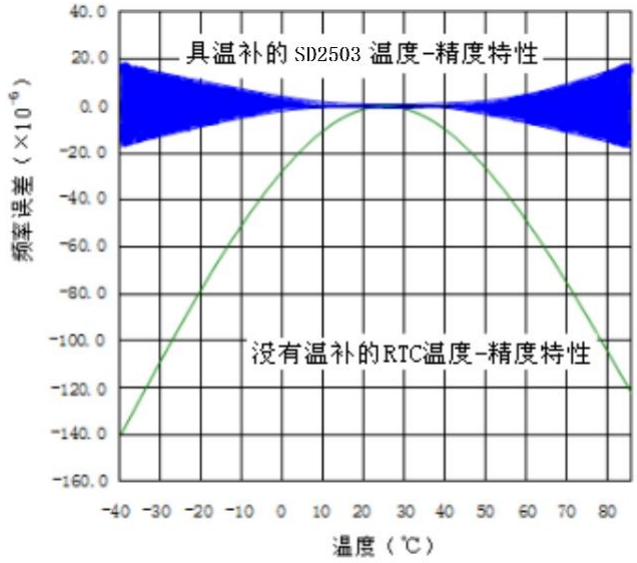
符号	参数	条件	标准模式(fSCL=100kHz)			快速模式(fSCLI=400kHz)			单位
			最小值	典型值	最大值	最小值	典型值	最大值	
f_{SCL}	SCL 频率				100			400	kHz
V_{IL}	SDA 和 SCL 低电平输入电压		-0.3		$0.3\times V_{DD}$	-0.3		$0.3\times V_{DD}$	V
V_{IH}	SDA 和 SCL 高电平输入电压		$0.7\times V_{DD}$		V_{DD}+0.3	$0.7\times V_{DD}$		V_{DD}+0.3	V

Vhys	SDA 和 SCL 施密特触发输入滞后		0.05×V_{DD}			0.05×V_{DD}			V
V_{OL}	低电平输出电压	SDA 输出低电平状态下，吸收 2mA 电流时的电压		0.4			0.4		V
C_{pin}	SDA 和 SCL 引脚电容	T_A=25℃ f=1MHz V_{DD}=5V V_{IN}=0V V_{OUT}=0V			10			10	pF
t_{IN}	SDA 和 SCL 输入端的脉冲宽度抑制时间				100			50	ns
t_{AA}	SCL 下降沿到 SDA 输出数据有效	SCL 下降到 0.3×V_{DD}，直到 SDA 不在 0.3×V_{DD} 至 0.7×V_{DD} 区间。			900			900	ns
t_{BUF}	总线在 STOP 和 START 之间的空闲时间	SDA 在 STOP 条件下上升到 0.7×V_{DD}，在开始条件下下降到 0.7×V_{DD}。	4700			1300			ns
t_{LOW}	时钟低电平时间	在 0.3×V_{DD} 处测量	4700			1300			ns
t_{HIGH}	时钟高电平时间	在 0.7×V_{DD} 处测量	4000			600			ns
$t_{SU:STA}$	IIC 启动信号的建立时间	SCL 上升到 0.7×V_{DD} 至 SDA 下降沿到 0.7×V_{DD}	4700			600			ns
$t_{HD:STA}$	IIC 停止信号的保持时间	在 SDA 下降沿到 0.3×V_{DD}，SCL 下降沿到 0.7×V_{DD}	4000			600			ns
$t_{SU:DAT}$	输入数据的建立时间	从 SDA 不在 0.3×V_{DD} 至 0.7×V_{DD} 范围，到 SCL 上升沿的 0.3×V_{DD}	250			100			ns
$t_{HD:DAT}$	输入数据保持时间	SCL 下降沿的 0.3×V_{DD}，到 SDA 在 0.3×V_{DD} 至 0.7×V_{DD} 区间	0			0			ns
$t_{SU:STO}$	停止条件的建立时间	从 SCL 上升沿经过 0.7×V_{DD}，到 SDA 上升沿 0.3×V_{DD}	4000			600			ns
$t_{HD:STO}$	输出条件保持时间	从 SDA 上升沿到 SCL 下降沿。两者均超过 0.7×V_{DD}	600			600			ns
t_{DH}	数据输出的保持时间	从 SCL 下降沿 0.7×V_{DD}，到 SDA 0.3×V_{DDD} 至 0.7×V_{DD} 区间	0			0			ns
t_R	SDA 和 SCL 的上升时间	0.3×V_{DD} 至 0.7×V_{DD} 区间			1000			300	ns
t_F	SDA 和 SCL 的下降时间	0.3×V_{DD} 至 0.7×V_{DD} 区间			300			300	ns



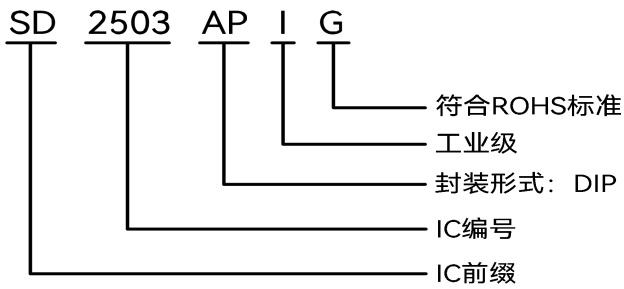
IIC 时序图

11. 频率误差&温度关系曲线

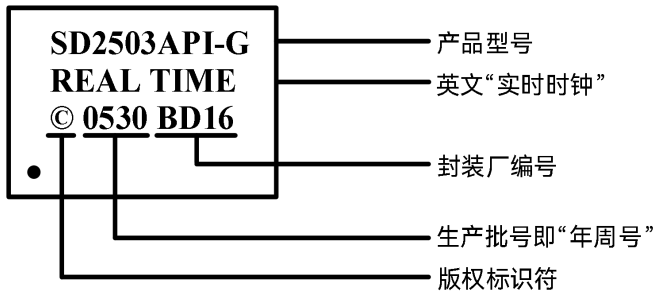


12. IC 型号及顶部字符说明

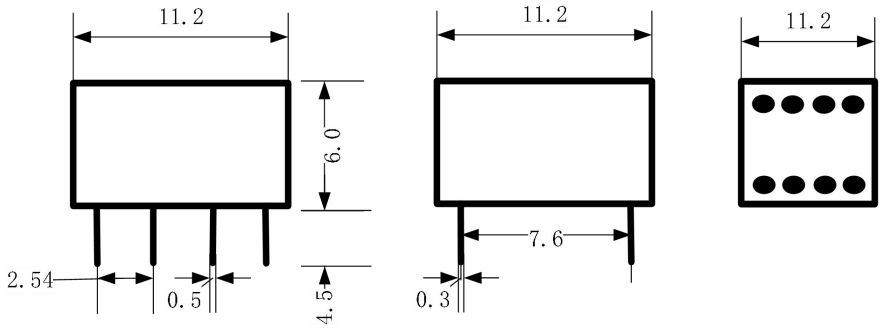
（1）型号说明



（2）模块顶部字符说明



13.封装尺寸（DIP8,单位：mm；尺寸误差±0.2mm,特别说明除外。）



SD2503API 封装尺寸（管脚尺寸：0.5*0.3mm, 管脚公差±0.05mm）

■ 编后语

感谢您阅读本资料。由于经验和水平的欠缺，本文难免有错误和遗漏。如果您在使用过程中发现错误或不恰当的地方，请拨打电话：0755-83246178 或请 E-mail：support@whwave.com.cn,我们将尽快予以答复。

谢谢您的支持与合作！

注：

本资料中的内容如有变化，恕不另行通知。

本资料提供的应用线路及程序仅供参考，本公司不承担由此而引起的任何损失。

由于本公司的产品不断更新和提高,希望您经常与本公司联系，以索取最新资料。

本公司不承担在任何使用过程中引起的侵犯第三方专利和其它权利的责任。

注：本文档受中国版权法保护,非授权禁止拷贝、复制、引用或传播

（SD 及 WAVE 均为我公司注册商标）

深圳市兴威帆电子技术有限公司

版本号	修改时间	修改记录	修改人
V1.2	2025.08.28	修改倒计时部分	CHENMY
V1.3	2025.09.11	增加对丝印 G 的说明	CHENMY
V1.4	2026.02.05	修改封装尺寸部分	CHENMY